

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY

As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **01264058 A**(43) Date of publication of application: **20.10.89**

(51) Int. Cl.

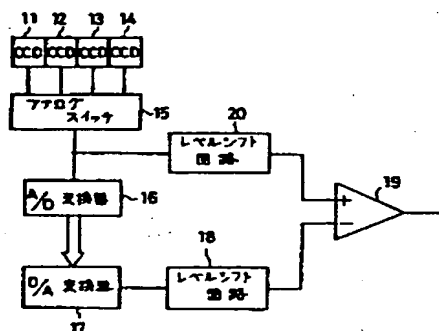
H04N 1/04**G06F 15/64****H04N 1/04****H04N 1/40****H04N 1/46**(21) Application number: **63092036**(22) Date of filing: **14.04.88**(71) Applicant: **TOKYO ELECTRIC CO LTD**(72) Inventor:
MOCHIDA HIROHIKO
NAKAYAMA TETSUO
UMEZAWA HIROMOTO**(54) LEVEL CORRECTION METHOD FOR PICTURE READER**

(57) Abstract:

PURPOSE: To enable reading of a color picture with high accuracy by extracting an effective picture element signal level from each CCD sensor chip respectively based on a level of an optical shield signal of each CCD sensor chip in use so as to attain accurate correction of an output level difference caused between the sensor chips.

CONSTITUTION: An effective picture element signal from CCD sensor chips 11@14 is amplified by a differential amplifier 19 and extracted based on its own optical shield picture element signal. Thus, the gain is given based on a reference level in response to each sensor chip and the level difference of the output caused among the sensor chips 11@14 is surely corrected. Thus, the color picture reading with high accuracy is enabled by using the level correction method.

COPYRIGHT: (C)1989,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-264058

⑤ Int. Cl.⁴

H 04 N 1/04
G 06 F 15/64
H 04 N 1/04
1/40
1/46

識別記号

3 1 0
1 0 3
1 0 1

庁内整理番号

D-7037-5C
8419-5B
E-7037-5C
B-6940-5C
6940-5C

④ 公開 平成1年(1989)10月20日

審査請求 未請求 請求項の数 1 (全4頁)

⑥ 発明の名称 画像読取り装置のレベル補正方法

⑦ 特 願 昭63-92036

⑧ 出 願 昭63(1988)4月14日

⑨ 発 明 者 持 田 裕 彦 静岡県三島市南町6番78号 東京電気株式会社技術研究所内

⑩ 発 明 者 中 山 哲 郎 静岡県三島市南町6番78号 東京電気株式会社技術研究所内

⑪ 発 明 者 梅 澤 浩 基 静岡県三島市南町6番78号 東京電気株式会社技術研究所内

⑫ 出 願 人 東京電気株式会社 東京都目黒区中目黒2丁目6番13号

⑬ 代 理 人 弁理士 鈴江 武彦 外2名

明 細 書

1. 発明の名称

画像読取り装置のレベル補正方法

2. 特許請求の範囲

感光部に原色系色フィルタを設けた多数のCCDを1列に配置したCCDセンサチップを複数並べて形成されたカラーCCDラインセンサを使用した画像読取り装置において、前記各CCDセンサチップから出力される光シールド画素信号の出力レベルを基準レベルとしてそれぞれデジタル変換してラッチし、このラッチした各CCDセンサチップ毎の基準レベルに基づいて前記各CCDセンサチップから出力される有効画素信号レベルを取出すことによって前記各CCDセンサチップ間のレベル補正を行なうことを特徴とする画像読取り装置のレベル補正方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はカラーCCDラインセンサを使用した画像読取り装置のレベル補正方法に関する。

〔従来の技術〕

例えばカラーCCDラインセンサとして感光部にR(レッド)、G(グリーン)、B(ブルー)の原色系色フィルタを設けた多数のCCDを1列に配置したCCDセンサチップを4個並べてA4サイズに形成したものがある。

そして各センサチップとしては例えば第2図に示すように12画素分の空送り部と48画素分の光シールド画素部と12画素分の空送り部からなるダミー画素信号部があり、これに続いて2,688画素分の有効画素部がある。なお、有効画素部はR、G、Bについて各896画素からなっている。

このようなセンサチップはマスクによって感光部への光の入射をカットして光シールド画素信号を得るようにしている。この光シールド画素信号は出力がゼロの基準電圧レベルが現われる信号で、その後続く有効画素信号は光シールド画素信号の電圧レベルを基準として負方向にR、G、Bのデータを出力するようになっている。

ところでCCDセンサチップはチップが異なる
と出力の電圧レベルが異なるため基準となる光シ
ールド画素信号の電圧レベルもチップ毎に異なる
ことになる。

このため複数のセンサチップからなるカラー
CCDラインセンサーでは各センサチップ間のレ
ベル補正を行なう必要があるが、従来はこのレベ
ル補正を第3図に示す方法で行なっていた。すな
わち4個のカラーCCDセンサチップ1, 2, 3,
4からの出力をアナログスイッチ5によって順次
レベルシフト回路6に供給し、このレベルシフト
回路6で任意の1個のCCDセンサチップの光シ
ールド画素信号の電圧レベルをGNDレベルまで
レベルシフトした後、GNDレベルを基準として
差動増幅器7にゲインを与え、各CCDセンサチ
ップ1~4からの出力をその差動増幅器7を介し
て出力させることによりレベル補正を行なってい
た。

【発明が解決しようとする課題】

しかしこの従来方法は異なる基準レベルをも

つ各CCDセンサチップに対して同一レベル
(GNDレベル)を基準として増幅器7にゲイン
を与えてレベル補正を行なっていたため、各チ
ップ間でのゲインに大きな差が生じ、このためその
ゲインによって得られる出力も各センサチップ間
で異なるレベルとなる問題があった。すなわち正
確なレベル補正ができず、その結果精度の高いカ
ラー画像読取りができない問題があった。

そこで本発明は、使用される各CCDセンサチ
ップの光シールド信号のレベルを基準にしてそれ
ぞれ各CCDセンサチップからの有効画素信号レ
ベルを取出すことによってセンサチップ間に生じ
ていた出力レベル差の補正を正確にでき、精度の
高いカラー画像読取りができる画像読取り装置の
レベル補正方法を提供しようとするものである。

【課題を解決するための手段と作用】

本発明は、感光部に原色系色フィルタを設けた
多数のCCDを1列に配置したCCDセンサチ
ップを複数並べて形成されたカラーCCDライン
センサを使用した画像読取り装置において、各

CCDセンサチップから出力される光シールド画
素信号の出力レベルを基準レベルとしてそれぞれ
デジタル変換してラッチし、このラッチした各
CCDセンサチップ毎の基準レベルに基いて各
CCDセンサチップから出力される有効画素信号
レベルを取出すことによって各CCDセンサチ
ップ間のレベル補正を行なうことにある。

これにより各CCDセンサチップがもつ光シ
ールド画素信号のレベルをもとに有効画素信号レ
ベルを決めて取出すことができるので各センサチ
ップ間に生じるレベル差を正確に補正できること
になる。

【実施例】

以下、本発明の実施例を図面を参照して説明す
る。

第1図において11, 12, 13, 14は1列
に並べられたカラーCCDセンサチップで、この
各CCDセンサチップ11~14によってカラー
CCDラインセンサーを構成している。前記各
CCDセンサチップ11~14からの出力をアナ

ログスイッチ15によってシリアルなデータにま
とめ順次出力している。なお、各CCDセンサチ
ップは第2図で述べたように光シールド信号部を
含むダミー画素信号部と有効画素信号部とで構成
されている。

前記アナログスイッチ15からの出力のうち光
シールド画素信号をA/D変換器16でデジタル
変換し、さらにラッチ回路を内蔵したD/A変換
器17に供給するようにしている。そして前記
D/A変換器17では入力されるデジタルデータ
を先ずラッチ回路でラッチし、対応するCCDセ
ンサチップの1ライン出力期間中そのラッチした
デジタルデータをアナログデータに変換してレベ
ルシフト回路18に供給するようにしている。従
って次のCCDセンサチップの光シールド信号の
デジタルデータが入力されたときにはそのデータ
を新たにラッチ回路にラッチすることになる。

そして前記レベルシフト回路18を介してアナ
ログデータはAGC(自動利得制御)回路付き差
動増幅器19の反転入力端子(-)に供給される

ようになっている。

また前記アナログスイッチ15からの出力はレベルシフト回路20を介して前記差動増幅器19の非反転入力端子(+)に供給されるようになっている。

前記各レベルシフト回路18、20は差動増幅器19の反転入力端子(-)に入力される1ライン出力期間中一定レベルを保った光シールド信号のレベルと差動増幅器19の非反転入力端子(+)に入力される出力信号中の光シールド画素信号レベルとが等しくなるようにレベル調整するものである。

このような構成の本実施例においては、D/A変換器17は各CCDセンサチップ11~14毎の光シールド画素信号を1ライン出力期間ずつデジタル値でラッチし、そのデジタル値に対応したアナログ信号をレベルシフト回路18を介して差動増幅器19の反転入力端子(-)に供給する。

一方、差動増幅器19の非反転入力端子(+)にはアナログスイッチ15からの各センサチップ

出力がレベルシフト回路20を介して順次入力される。

しかして差動増幅器19の非反転入力端子(+)に例えばCCDセンサチップ11の出力が入力されているときにはその反転入力端子(-)にはCCDセンサチップ11の光シールド画素信号のレベルに対応した電圧が基準レベルとして入力される。そしてこの基準レベルと非反転入力端子(+)に入力されるCCDセンサチップ11の光シールド画素信号レベルとは一致しているので差動増幅器19からはCCDセンサチップ11の光シールド画素信号レベルを基準にして増幅されたR、G、Bの有効画素信号が出力されることになる。

この処理は他のCCDセンサチップ12~14についても同様にそれぞれ自己の光シールド画素信号レベルを基準にして増幅されたR、G、Bの有効画素信号が差動増幅器19から出力されることになる。

このように各CCDセンサチップ11~14か

らの有効画素信号をそれぞれ自己の光シールド画素信号を基準にして差動増幅器19で増幅して取出すことができるので、それぞれのセンサチップに応じた基準レベルをもとにゲインを与えることができ、各センサチップ11~14間に生じていた出力のレベル差を確実に補正することができる。

従ってこのレベル補正方法を使用すれば精度の高いカラー画像読取りができることになる。

なお、前記実施例ではCCDセンサチップを4個1列に並べたものについて述べたが必ずしもこれに限定されるものではなく、要は複数個であればよい。

【発明の効果】

以上詳述したように本発明によれば、使用される各CCDセンサチップの光シールド信号のレベルを基準にしてそれぞれ各CCDセンサチップからの有効画素信号レベルを取出すことによってセンサチップ間に生じていた出力レベル差の補正を正確にでき、精度の高いカラー画像読取りができる画像読取り装置のレベル補正方法を提供できる

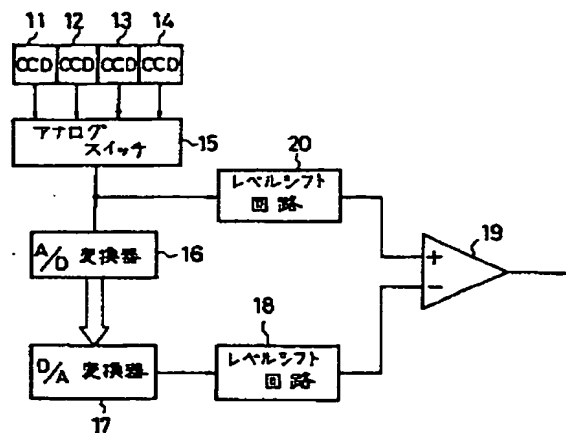
ものである。

4. 図面の簡単な説明

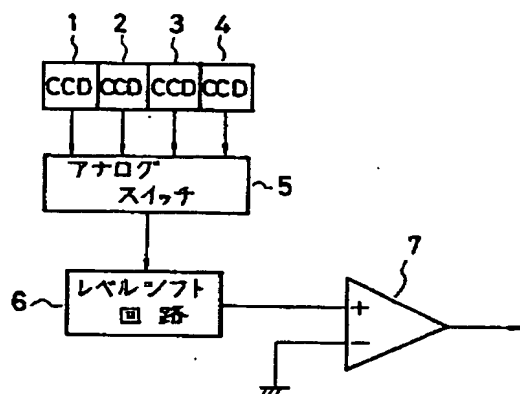
第1図は本発明の実施例を示す回路ブロック図、第2図はカラーCCDセンサチップの出力波形図、第3図は従来例を示す回路ブロック図である。

11~14…カラーCCDセンサチップ、
15…アナログスイッチ、16…A/D変換器、
17…D/A変換器、19…差動増幅器。

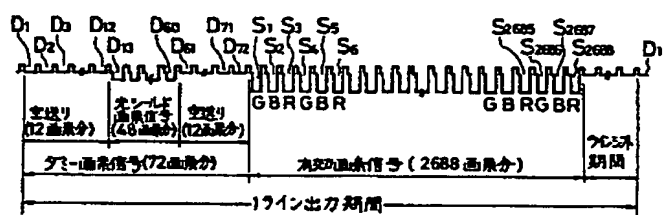
出願人代理人 弁理士 鈴江武彦



第 1 圖



第 3 図



第 2 圖